

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 352:DERWENT WPI

(c) 2000 Derwent Info Ltd. All rts. reserv.

012569489 **Image available**

WPI Acc No: 1999-375596/199932

XRPX Acc No: N99-280623

Liquid crystal drive circuit of liquid crystal panel - has gate drive circuit which selects two or more horizontal lines simultaneously for writing video signal

Patent Assignee: NEC IC MICROCOMPUTER SYSTEMS LTD (NIDE)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11142807	A	19990528	JP 97311770	A	19971113	199932 B

Priority Applications (No Type Date): JP 97311770 A 19971113

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11142807	A		6 G02F-001/133	

Abstract (Basic): JP 11142807 A

NOVELTY - The source drive circuit (2) outputs video signal. The liquid crystal panel (4) performs inversion of polarity for every matrix line of cell. A gate drive circuit (3) simultaneously selects two or more horizontal lines which have same polarity in order to write video signal on horizontal line. DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for liquid crystal display procedure.

USE - For liquid crystal panel.

ADVANTAGE - The liquid crystal panel with a large load can also perform a high speed operation of display driving. High precision and speed improvement of writing-in of display data to liquid crystal cell during drive of panel are attained. DESCRIPTION OF DRAWING(S) - The figure shows the circuit diagram of liquid crystal drive circuit. (2) Source drive circuit; (3) Gate drive circuit; (4) Liquid crystal panel.

Dwg.1/5

Title Terms: LIQUID; CRYSTAL; DRIVE; CIRCUIT; LIQUID; CRYSTAL; PANEL; GATE;
DRIVE; CIRCUIT; SELECT; TWO; MORE; HORIZONTAL; LINE; SIMULTANEOUS;
WRITING; VIDEO; SIGNAL

Derwent Class: P81; P85; T04; U14

International Patent Class (Main): G02F-001/133

International Patent Class (Additional): G09G-003/36

File Segment: EPI; EngPI

特開平11-142807

(43) 公開日 平成11年(1999) 5月28日

(51) Int. Cl. ⁶

G02F 1/133

G09G 3/36

識別記号

505

F I

G02F 1/133

G09G 3/36

505

審査請求 有 請求項の数 6 O L (全 6 頁)

(21) 出願番号

特願平9-311770

(22) 出願日

平成9年(1997)11月13日

(71) 出願人 000232036

日本電気アイシーマイコンシステム株式会
社神奈川県川崎市中原区小杉町 1 丁目403番5
3

(72) 発明者 内山 義規

神奈川県川崎市中原区小杉町一丁目403番5
3 日本電気アイシーマイコンシステム株
式会社内

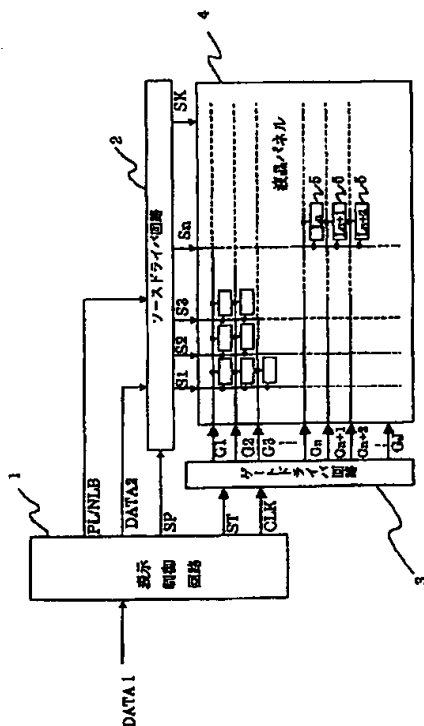
(74) 代理人 弁理士 岩佐 義幸

(54) 【発明の名称】 液晶駆動回路および液晶駆動方法

(57) 【要約】

【課題】 液晶パネルを駆動する際の、液晶セルへの表示データの書き込みの高精度化および高速化を図る。

【解決手段】 液晶駆動回路は、表示制御回路 1 と、ビデオ信号を出力するソースドライバ回路 2 と、ゲート信号を出力するゲートドライバ回路 3 と、液晶セル 5 をマトリクス状に配置し、極性反転を行う液晶パネル 4 とで構成されている。ゲートドライバ回路 3 は、近接する画素のデータ電圧を予め書き込むため、同極性の水平ラインを 2 ライン以上同時に複数選択する。



【特許請求の範囲】

【請求項1】ライン毎に極性を反転したデータを書き込んでいく液晶駆動回路において、ゲートドライバ回路が、水平ラインを同時に複数選択することを特徴とする液晶駆動回路。

【請求項2】同時選択する水平ラインは、同極性の2ライン以上であることを特徴とする請求項1記載の液晶駆動回路。

【請求項3】ライン毎に極性を反転したデータを書き込んでいく液晶パネルの駆動回路において、 n (n は正の整数) ラインを駆動するゲートドライバ回路は、 n 段のフリップフロップと、前記フリップフロップの m (m は正の整数) 段おきの出力を入力とし次段フリップフロップへ出力する論理和素子とを有し、前記フリップの初段入力にスタートパルスを入力し、前記フリップフロップ各段にクロック信号を入力し、前記論理和の他方の入力に前記スタートパルスを入力し、前記フリップフロップの各段の出力は n ラインに接続し、 n/m 本を同時に選択することを特徴とする液晶駆動回路。

【請求項4】液晶セルへの表示データ書き込み期間での表示データ電圧の変化量を少なくするために、予め複数の水平ラインを同時に選択して、近接する画素データを書き込んでおくことを特徴とする液晶駆動方法。

【請求項5】ライン毎に極性を反転したデータを書き込んでいく液晶駆動方式において、水平ラインを同時に複数選択することを特徴とする液晶駆動方法。

【請求項6】同時選択する水平ラインは、同極性の2ライン以上であることを特徴とする請求項5記載の液晶駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、極性反転を行う液晶パネルの液晶駆動回路および液晶駆動方法に関する。

【0002】

【従来の技術】液晶パネルの駆動は、垂直ドライバ回路からのゲート信号によって選択された水平ライン上の各液晶セルに、水平ドライバ回路から出力されたビデオ信号を書き込むことにより、画像表示を行っている。

【0003】しかし近年、マルチメディア機器の画像表示装置は、大型化・高精細化の一途をたどり、特にノートパソコン等においては26万色以上表示可能な液晶パネルを用いるようになった。このため、液晶パネルの負荷容量が増大し、更に画質の高精細化のため、表示データ電圧の高精度・高速化が要求されるようになった。

【0004】従来は、液晶パネルの負荷容量が大きいものに対する液晶駆動回路は、水平ブランキング期間等に、液晶素子を任意のターゲット電圧にプリチャージする方法が広く用いられている。従来のこのような方法の一例が、特開平4-42211号公報に記載されてい

る。

【0005】図4を参照し、従来の液晶駆動回路の構成について説明する。図4に示す従来の液晶駆動回路は、表示制御回路1と、ビデオ信号を出力するソースドライバ回路2と、ゲート信号を出力するゲートドライバ回路3と、液晶セル5をマトリクス状に配置した液晶パネル4と、プリチャージ・出力部切り替え用スイッチ6で構成されている。

【0006】表示制御回路1からソースドライバ回路2には、液晶パネル4に表示するビデオ信号DATA2と、極性反転を制御するPL/NLB信号と、第1のスタートパルス信号SPが接続されている。一方、ゲートドライバ回路3に対しては、第2のスタートパルス信号STおよびクロック信号CLKが接続されている。また、プリチャージ・出力部切り替え用スイッチ6には、プリチャージ・出力部切り替え信号P/OBが接続されている。

【0007】次に、図5を参照して、従来の液晶駆動回路の動作について説明する。図中のPL/NLBはライン毎の極性反転信号で、ハイレベル期間 t_{H+} と、ローレベル期間 t_{H-} は、交互に逆極性でパネルを駆動しており、それぞれは水平同期期間と呼ぶ。

【0008】各々の水平同期期間では、液晶パネル上の1水平ラインの表示データの書き込みが完了しなければならないため、前フレームの表示データ電圧 $-V_d$ (または $+V_d$) から新表示データ電圧 $+V_d$ (または $-V_d$) への変化を速めるために、 t_P (P/OBがハイレベル) の期間に $+V_p$ (または $-V_p$) を書き込んでいる。

【0009】一方、ソースドライバ回路2は、スタートパルス信号の後に入力されるビデオ信号DATA2により表示データ電圧を S_1, S_2, \dots, S_K に出力する。P/OBがハイレベルの間は、各液晶セルにプリチャージ電圧 $+V_p$ (または $-V_p$) までプリチャージし、P/OBがローレベルになるとソースドライバ回路2の出力電圧を各液晶セルに出力する。

【0010】図5では、ソースドライバ回路は、上記 t_{H+} 期間では、負極性のビデオ信号を読み込み、正極性のビデオ信号を出力する。また、上記 t_{H-} 期間では正極性のビデオ信号を読み込み、負極性のビデオ信号を出力する。この2状態の繰り返し動作によって極性を反転させている。これを一般的にライン反転という。また更に長い時間単位であるフレーム期間(t_{Fm}) 毎でも極性反転を行っており、これをフレーム反転という。

【0011】

【発明が解決しようとする課題】近年の液晶パネルの大型化・高精細化に伴い、パネルの負荷(容量負荷)が増加し、極性を反転駆動する液晶パネルにおいては、液晶パネルへの十分な表示データ書き込み時間が得られず、特性上十分な値に達しないため、液晶パネル上の視覚時

に色のにじみ等がでると言う課題を有していた。

【0012】従来例では、表示データ電圧を高速に書き込んでいくために、プリチャージ用信号、プリチャージ・出力切り替え用スイッチ回路およびプリチャージ用電源回路が必要であり、回路の面積分の増大によるコストの増大も課題となっていた。

【0013】この発明の目的は、液晶パネルを駆動する際の、液晶セルへの表示データの書き込みの高精度化および高速化を図ることのできる液晶駆動回路および液晶駆動方法を提供することにある。

【0014】

【課題を解決するための手段】この発明は、ライン毎に極性を反転したデータを書き込んでいく液晶パネルの駆動回路において、 n (n は正の整数) ラインを駆動するゲートドライバ回路は、 n 段のフリップフロップと、前記フリップフロップの m (m は正の整数) 段おきの出力を入力とし次段フリップフロップへ出力する論理和素子とを有し、前記フリップの初段入力にスタートパルスを入力し、前記フリップフロップ各段にクロック信号を入力し、前記論理和の他方の入力に前記スタートパルスを入力し、前記フリップフロップの各段の出力は n ラインに接続し、 n/m 本を同時に選択することを特徴とする。

【0015】この発明では、従来のプリチャージ回路の代わりに、近接する画素のデータ電圧を予め書き込むための、水平ライン同時複数選択を行うようにする。

【0016】この発明は、ライン毎に極性を反転した表示データを書き込んでいく液晶駆動方式において、液晶パネルの任意の水平ラインに表示データを書き込むときに、近接する水平ラインを同時に複数選択することで表示データの書き込み動作を高速にしている。

【0017】

【発明の実施の形態】次に、この発明の実施の形態について図面を参照して説明する。

【0018】図1は、この発明の液晶駆動回路の実施の形態を示すブロック図であり、図2は、この実施の形態の動作を説明する波形図である。図1に示す液晶駆動回路は、表示制御回路1と、ビデオ信号を出力するソースドライバ回路2と、ゲート信号を出力するゲートドライバ回路3と、液晶セル5をマトリクス状に配置した液晶パネル4とで構成されている。

【0019】表示制御回路1からソースドライバ回路2には、液晶パネル4に表示するビデオ信号DATA2と、極性反転を制御するPL/NLB信号と、第1のスタートパルス信号SPとが接続されている。一方、ゲートドライバ回路3に対しては、第2のスタートパルス信号STおよびクロック信号CLKが接続されている。

【0020】次に、図2を参照して、図1の液晶駆動回路の動作について説明する。図中の G_{n-2} 、 G_{n-1} 、 G_n 、 G_{n+1} 、 G_{n+2} は、ゲートドライバの各

水平ラインの出力波形を示している。 VL_n 、 VL_{n+1} 、 VL_{n+2} は、図1中の各水平ラインの表示セル L_n 、 L_{n+1} 、 L_{n+2} にそれぞれ書き込まれる表示データ電圧の波形である。

【0021】今、あるフレーム t_{Fm} の H_n のタイミングでは、水平ライン G_n に接続された表示セルに表示電圧 $+V_d$ を t_H の期間内で書き込み動作を行っている。この H_n のタイミングでは同時に G_{n+2} のラインも選択されており、この時点で VL_{n+2} の電圧も $+V_d$ に近い電圧まで変化させておく。そして、 G_{n+2} ラインの本来の表示データ書き込みタイミング H_{n+2} の期間では、 $+V_d$ に近い電圧から $+V_d$ の電圧まで変化すれば良いため、非常に高速に表示電圧の書き込みが可能になる。

【0022】同様に、 G_{n-1} ラインの書き込みタイミング H_{n-1} では、 G_{n+1} ラインにも同時書き込み動作を行っており、 VL_{n+1} のラインにも同じ $-V_d$ の電圧が書き込まれている。

【0023】ここで VL_{n-1} と VL_n 、 VL_n と VL_{n+1} 、 VL_{n+1} と VL_{n+2} は、それぞれ逆極性、つまり1ラインおきに逆極性になるライン反転のため、同時ライン選択は偶数どうし、あるいは奇数どうしでなければならない。

【0024】以上説明したように、本来の表示データ電圧を書き込む前に同極性ラインの表示データ電圧を書き込むことで、本来の表示データの電圧に近い電圧を予備的に書き込むため、各水平ラインの表示データ電圧書き込み時間を大幅に短縮でき、大画面等の負荷が大きい液晶パネルでも、高速で高精細な表示が可能である。

【0025】図3は、図1中のゲートドライバ回路の一実施例を示す回路図である。図3に示す液晶駆動回路は、 n (n は正の整数) 段のフリップフロップ7と、フリップフロップ7の m (m は正の整数) 段おきの出力を入力として次段フリップフロップへ出力する論理和素子8とを有している。また、各フリップフロップの出力 G_n は、図1の液晶パネル4の各 n ライン目の水平ラインに接続される。

【0026】次に、図3を参照して実施例の動作について説明する。フリップフロップ7の各段にはクロック信号CLKを入力し、また、フリップフロップ7の初段入力に第2のスタートパルスSTを入力することにより、フリップフロップ初段の出力および m 段おきの出力が同時にONし、順次出力をシフトしてこの発明の動作を実現する。

【0027】上述したように、この発明は、従来の特定電圧へのプリチャージ方式に比べ、液晶セルへの書き込み時間におけるデータ電圧変化量が少ないため、表示データの書き込み動作を高速にすることができる。

【0028】更に、プリチャージ方式を行わない場合の極性反転を行う液晶パネルに対しては、書き込み期間に

おける表示データ電圧の変化量の差が大幅に小さくなるため、データ電圧書き込み時間が大幅に短くなる。

【0029】この具体的な例として、正極性・負極性を各64のデータ電圧を表示する液晶パネルにおいて、書き込み期間でのデータ電圧の変化の最悪条件と比較する。まず負極性の64のデータ電圧をデータ1からデータ84、正極性の64のデータ電圧をデータ65からデータ128とすると、変化の最悪状態はプリチャージ方式を行わない液晶パネルでは、データ1とデータ128間の127のデータ電圧の変化である。

【0030】一方、この発明では、データ1からデータ64間、もしくはデータ65とデータ128間の63のデータ電圧の変化であり、変化量は約1/2(49.6%)となるため、表示データ電圧変化の高速化および最終書き込みデータ電圧精度が向上する。

【0031】

【発明の効果】以上説明したように、この発明は、水平ラインの同時複数ライン選択の方式をとることにより、従来のプリチャージ回路およびプリチャージ用電源等が不要となり、大画面等負荷の大きい液晶パネルでも表示

駆動の高速動作と表示品位の向上が可能となる。

【0032】特に、近接する画素の表示色(表示データ電圧)が近い場合においては、従来の特定電圧へのプリチャージ方式に比べ、液晶セルへの書き込み時間におけるデータ電圧変化量が少ないため、より大きな効果が得られる。

【0033】更に、プリチャージ方式を行わない場合の極性反転を行う液晶パネルに対しては、書き込み期間における表示データ電圧の変化量の差が大幅に小さくなるため、データ電圧書き込み時間が大幅に短くなる。

【図面の簡単な説明】

【図1】この発明の液晶駆動回路の実施の形態を示すブロック図である。

【図2】図1の液晶駆動回路の動作を説明する波形図である。

【図3】ゲートドライバ回路の一実施例を示す回路図である。

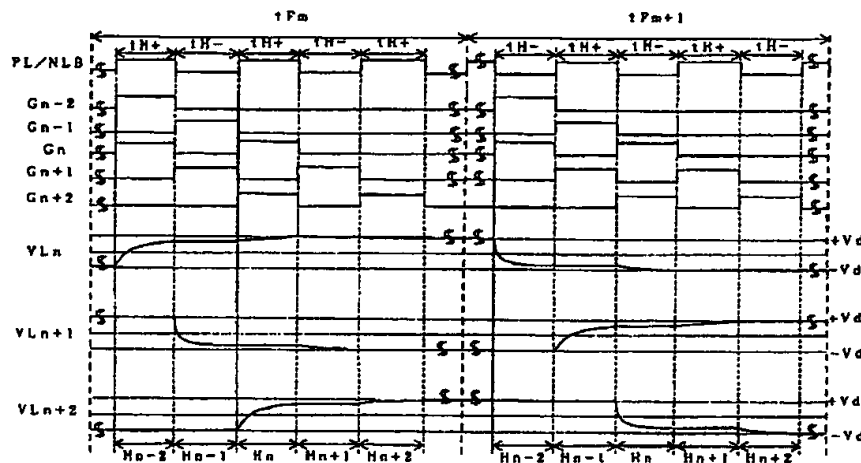
【図4】従来の液晶駆動回路を示すブロック図である。

【図5】従来の液晶駆動回路の動作を説明する波形図である。

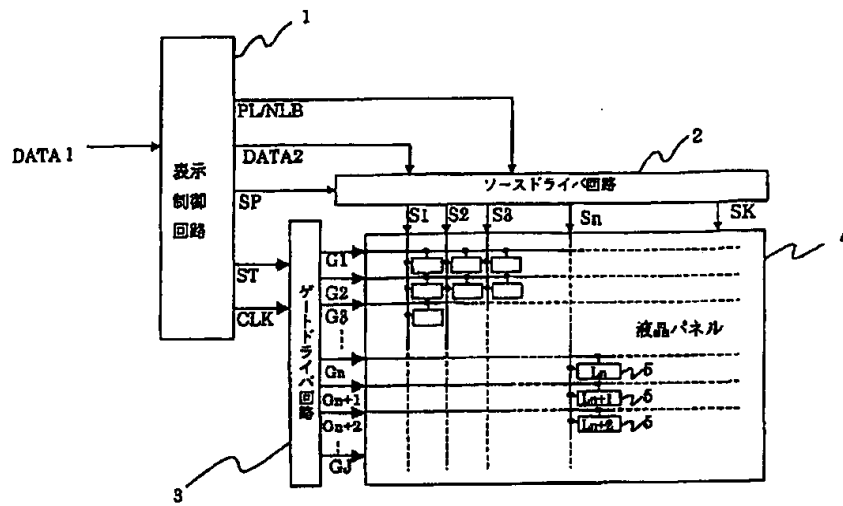
【符号の説明】

- 1 表示制御回路
 - 2 ソースドライバ回路
 - 3 ゲートドライバ回路
 - 4 液晶パネル
 - 5 液晶セル
 - 6 プリチャージ・出力切り替えスイッチ
 - 7 フリップフロップ
 - 8 論理和素子
- t Fm, t Fm+1 フレーム期間
 t H+ 正極性出力期間
 t H- 負極性出力期間
 t P プリチャージ期間
 t W 液晶素子への書き込み時間
 PL/NLB 極性反転信号
 DATA 1 極性なしビデオ信号
 DATA 2 極性ありビデオ信号
 SP 第1のスタートパルス
 ST 第2のスタートパルス
 CLK クロック信号
 P/OB プリチャージ・出力切り替え信号
 Sn ソースドライバ回路出力信号
 Gn ゲートドライバ回路出力信号
 Hn-2~Hn+2 水平ライン選択タイミング
 VLn~VLn+2 液晶セルLnからLn+2のデータ電圧波形

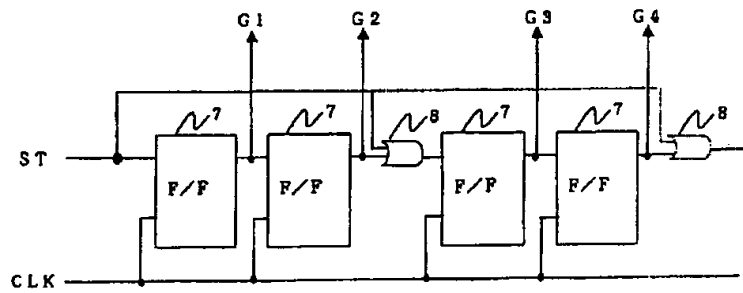
【図2】



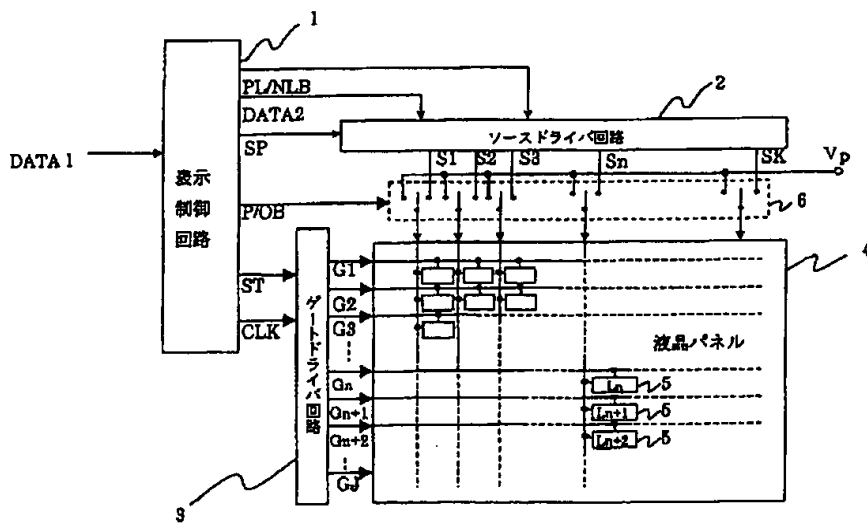
【図 1】



【図 3】



【図 4】



【図 5】

